

Ejercicio: Un determinado procesador tiene un único nivel de memoria caché. La caché de 128 KB es asociativa por conjuntos de 8 vías. El tamaño de línea en todos los niveles es de 64 bytes. Todos los niveles tienen una política de escritura de post-escritura y una política de remplazo LRU.

En esta máquina se está valorando la ejecución del siguiente código:

```
constexpr long max = 8 * 1024; // Constante
double m[max][2*max];
// Lectura de valores.
// ...
for (int j=0; j<2*max; ++j) {
    for (int i=0; i<max; ++i) {
        m[i][j] = 0;
    }
}
```

La matriz m se almacena a partir de la dirección de memoria 0x20000000.

- Determinar cuántos conjuntos tiene la caché en cada vía.
- Determinar la tasa de aciertos de la memoria caché para accesos a datos. Considere que los accesos a la constante max y las variables i y j no generan accesos a memoria. Considere la caché inicialmente vacía.
- Proponer una modificación de código que aplique la técnica de intercambio de bucles.
- Determinar la tasa de aciertos de la memoria caché para acceso a datos del código modificado.